

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 6月 6日

出 願 番 号

Application Number:

特願2000-169361

出 願 人

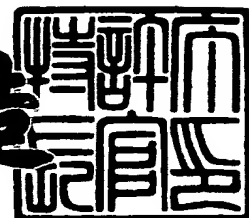
Applicant (s):

富士通株式会社

2000年 9月 8日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3071723

【書類名】 特許願

【整理番号】 0040191

【提出日】 平成12年 6月 6日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/00

【発明の名称】 金属配線構造、半導体装置、金属配線の形成方法及び半導体装置の製造方法

【請求項の数】 9

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 内堀 千尋

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100090273

 【弁理士】

 【氏名又は名称】 國分 孝悦

 【電話番号】 03-3590-8901

【手数料の表示】

 【予納台帳番号】 035493

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9908504

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 金属配線構造、半導体装置、金属配線の形成方法及び半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 銅を主成分とする配線材がバリア膜を介して絶縁膜に埋め込まれてなる金属配線構造であって、

前記配線材と前記バリア膜とがジルコニウムを含む接着膜を介して接合され、
前記接着膜と前記バリア膜との間に銅－ジルコニウム合金からなる微細な島状構造が散在していることを特徴とする金属配線構造。

【請求項 2】 半導体基板上の絶縁膜に形成された開口部を埋め込むようにして金属配線が形成され、前記金属配線が前記半導体基板上の半導体素子と電氣的に接続されている半導体装置であって、

前記金属配線は、前記開口部の内壁面を覆うように形成されたバリア膜と、前記バリア膜上を覆うように形成されたジルコニウムを含む接着膜と、前記バリア膜及び前記接着膜を介して前記開口部を埋め込む銅を主成分とする配線材とを有して構成され、

前記バリア膜と前記接着膜との間に銅－ジルコニウム合金からなる微細な島状構造が散在していることを特徴とする半導体装置。

【請求項 3】 前記島状構造が前記バリア膜に密着していることを特徴とする請求項 2 に記載の半導体装置。

【請求項 4】 前記島状構造が前記接着膜に包含されていることを特徴とする請求項 2 に記載の半導体装置。

【請求項 5】 前記開口部は、配線溝と前記配線溝内に開孔されたビアホールを含むことを特徴とする請求項 2 に記載の半導体装置。

【請求項 6】 銅を主成分とする金属配線の形成方法であって、
下地絶縁膜上にバリア膜を形成する工程と、
前記バリア膜上に銅を主成分とする微細な島状構造を散在させて形成する工程と、
前記島状構造及び前記バリア膜上にジルコニウムを含有した接着膜を形成する

工程と、

前記接着膜上に銅を主成分とする配線材を形成する工程とを有することを特徴とする金属配線の形成方法。

【請求項 7】 半導体基板上の半導体素子と接続される金属配線を、前記半導体基板上の絶縁膜中に形成する半導体装置の製造方法であって、

前記半導体基板上に前記絶縁膜を形成する第 1 の工程と、

前記絶縁膜を選択的に除去して開口部を形成する第 2 の工程と、

前記開口部の内壁を覆うようにバリア膜を形成する第 3 の工程と、

前記バリア膜上に銅を主成分とする微細な島状構造を散在させて形成する第 4 の工程と、

前記島状構造及び前記バリア膜上にジルコニウムを含有した接着膜を形成する第 5 の工程と、

前記開口部上を含む前記絶縁膜上に銅を主成分とする配線材を形成し、前記開口部を埋め込む第 6 の工程と、

前記絶縁膜が露出するまで、前記配線材、前記接着膜、前記島状構造及び前記バリア膜を研磨して除去し、前記開口部に埋め込まれた前記配線材、前記接着膜、前記島状構造及び前記バリア膜からなる前記金属配線を形成する第 7 の工程とを有することを特徴とする半導体装置の製造方法。

【請求項 8】 前記第 3 の工程と前記第 4 の工程の間に前記バリア膜上にジルコニウムを含有した別の接着膜を形成する第 8 の工程を更に有し、

前記第 4 の工程において、前記第 8 の工程で形成した前記別の接着膜を介して前記バリア膜上に前記島状構造を形成し、

前記第 5 の工程において、前記第 8 の工程で形成した前記別の接着膜を介して前記島状構造を覆うように前記バリア膜上に前記接着膜を形成することを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 9】 前記第 6 の工程の前に、

前記接着膜を覆うように銅からなるシード層を形成する第 9 の工程と、

前記半導体基板に熱処理を施して、前記接着膜中のジルコニウムを前記島状構造及び前記シード層中に拡散させる第 10 の工程とを更に有し、

前記第 6 の工程において、前記シード層を用いてメッキ法により前記配線材を形成することを特徴とする請求項 7 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置等に適用される配線に関し、特に銅（Cu）を用いて比抵抗を低減させた金属配線構造、半導体装置、金属配線の形成方法及び半導体装置の製造方法に適用して好適なものである。

【0002】

【従来の技術】

近時における半導体集積回路の高集積化に伴い、半導体基板上に形成した素子、及びこれらの素子間を相互に接続するための配線の微細化が進展している。このため、配線に要求される特性や信頼性は一層厳しくなっており、より比抵抗が低く且つエレクトロマイグレーション、ストレスマイグレーション耐性などの信頼性の高い配線材料が求められている。

【0003】

このような背景において、従来より配線材料として広く用いられていたアルミニウム（Al）に代わって、より比抵抗が低くエレクトロマイグレーション特性にも優れた銅が配線材料として注目されており、実用化が進められている。このような銅配線を半導体基板上に形成する場合、ダマシン法と呼ばれる製造プロセスによって絶縁膜中に銅配線を埋め込むように形成している。

【0004】

図 9 を参照しながら、ダマシン法による銅配線の形成方法について説明する。図 9 は、半導体基板の上層に形成された層間絶縁膜 101 に、ダマシン法により銅配線をする方法を工程順に示す概略断面図である。先ず、図 9（a）に示すように、フォトリソグラフィー及びこれに続くドライエッチングにより、半導体基板上に形成された層間絶縁膜 101 に配線溝 102 を形成する。

【0005】

次に、図 9（b）に示すように、CVD 法等により層間絶縁膜 101 上及び配

線溝 1 0 2 の内壁面を覆うように高融点金属膜 1 0 3 を形成する。高融点金属膜 1 0 3 は、配線材料としての銅がシリコン酸化膜等からなる層間絶縁膜 1 0 1 と反応して拡散することを防ぎ、デバイス特性の劣化を抑止するためのバリア膜である。その後、CVD 法等により、高融点金属膜 1 0 3 上を覆うように、メッキによる成膜を効率良く行うために、シード層としての銅膜 1 0 4 を形成する。

【0006】

次に、図 9 (c) に示すように、スパッタ法により配線溝 1 0 2 を埋め込むように銅膜 1 0 5 を形成する。これにより、配線溝 1 0 2 が銅膜 1 0 5 によって埋め込まれるとともに、配線溝 1 0 2 上以外の領域にも銅膜 1 0 5 が厚く形成される。

【0007】

次に、図 9 (d) に示すように、CMP (化学機械研磨) 法により、配線溝 1 0 2 上以外の領域に形成された銅膜 1 0 4, 1 0 5、高融点金属膜 1 0 3 を研磨して除去する。これにより、配線溝 1 0 2 に高融点金属膜 1 0 3、銅膜 1 0 4, 1 0 5 が埋め込まれてなる配線膜が完成する。

【0008】

このように、銅を配線材として用いる場合には、銅は蒸気圧の高いハロゲン化合物を形成しないため、パターニングの際にドライエッチング技術を用いることができず、CMP 法による研磨工程を含むダマシン法による配線形成が必要とされていた。

【0009】

【発明が解決しようとする課題】

しかしながら、層間絶縁膜 1 0 1 上の銅膜 1 0 4, 1 0 5 を除去する際に行う CMP 法は、機械的な研磨方法であるため、研磨中に銅膜 1 0 4, 1 0 5 が配線溝 1 0 2 から剥がれてしまうという問題が発生していた。

【0010】

特に、高融点金属膜 1 0 3 は、バリア膜として機能させるために銅膜 1 0 4, 1 0 5 と反応性の低い窒化タンタル (Ta₂N₅) 等の材料を用いており、銅の層間絶縁膜 1 0 1 中への拡散を防止するができる反面、銅膜 1 0 4 との密着強度を十

分に確保することができなかった。このため、CMP法によって機械的研磨を行うと、銅膜104、105に加わる力によって銅膜104、105と高融点金属膜103との界面に応力がかかり、銅膜104、105が高融点金属膜103から剥離してしまうという問題が発生していた。また、高融点金属膜103と銅膜104との密着性が不十分であると、ストレスマイグレーションに対する耐性を十分に確保することができなかった。

【0011】

また、銅膜104、105に大電流を流した場合、配線膜の内部よりも銅膜104と高融点金属膜103との界面近傍において原子の移動が発生し易くなるが、高融点金属膜103と銅膜104との密着性が低いため、界面近傍におけるエレクトロマイグレーション耐性を向上させることにも限界があった。

【0012】

このように、銅を用いた配線材は、比抵抗を下げることができ、エレクトロマイグレーション耐性を向上させるという優れた利点があるにも関わらず、バリア膜の形成が不可欠であり、銅と反応性の低いバリア膜との界面近傍において十分な密着性を確保することができず、CMP法による機械的研磨を行った場合に銅膜104、105が剥離してしまうという問題が生じていた。また、高融点金属膜103との密着性を高めることができないため、エレクトロマイグレーション耐性、ストレスマイグレーション耐性の更なる向上にも限界が生じていた。

【0013】

本発明は、このような問題を解決するために成されたものであり、配線膜の材料として銅を用いた場合に、製造プロセスにおいて銅配線が剥離してしまうことを抑止するとともに、エレクトロマイグレーション耐性、ストレスマイグレーション耐性を向上させて信頼性を向上させた金属配線構造、半導体装置、金属配線の形成方法及び半導体装置の製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】

本発明者らは、鋭意検討の結果、以下に示す発明の諸態様に想到した。

【0015】

本発明は、銅を主成分とする配線材がバリア膜を介して絶縁膜中に埋め込まれてなる金属配線構造を対象とする。この金属配線構造は、前記配線材と前記バリア膜とがジルコニウムを含む接着膜を介して接合され、接着膜とバリア膜との間に銅－ジルコニウム合金からなる微細な島状構造が散在している。

【 0 0 1 6 】

本発明は、半導体基板上の絶縁膜に形成された開口部を埋め込むようにして金属配線が形成され、金属配線が前記半導体基板上の半導体素子と電気的に接続されている半導体装置を対象とする。そして、この金属配線に上述の金属配線構造、すなわち、接着膜とバリア膜との間に銅－ジルコニウム合金からなる微細な島状構造が散在した金属配線構造を用いている。

【 0 0 1 7 】

本発明は、上述の金属配線構造を形成する方法を対象とする。この金属配線の形成方法は、下地絶縁膜上にバリア膜を形成する工程と、バリア膜上に銅を主成分とする微細な島状構造を散在させて形成する工程と、島状構造及びバリア膜上にジルコニウムを含有した接着膜を形成する工程と、接着膜上に銅を主成分とする配線材を形成する工程とを有する。

【 0 0 1 8 】

本発明の半導体装置の製造方法は、上述の半導体装置を製造する方法を対象とする。この半導体装置の製造方法は、バリア膜と接着膜との間に銅－ジルコニウム合金からなる微細な島状構造を散在させた金属配線を有する半導体装置の製造方法であって、半導体基板上に開口部が形成された絶縁膜を形成し、開口部の内壁を覆うようにバリア膜を形成し、バリア膜上に銅を主成分とする微細な島状構造を散在させて形成し、島状構造及びバリア膜上にジルコニウムを含有した接着膜を形成し、開口部上を含む絶縁膜上に銅を主成分とする配線材を形成して開口部を埋め込み、開口部以外の領域における絶縁膜が露出するまで、配線材、接着膜、島状構造及びバリア膜を研磨して除去し、これらの配線材、接着膜、島状構造及びバリア膜からなる金属配線を形成する。ここで好ましくは、配線材の形成をメッキ法により行い、シード層を形成した後に熱処理を行うことにより、銅を主成分とする微細な島状構造に接着膜中のジルコニウムを拡散させて銅－ジルコ

ニウム合金からなる微細な島状構造を形成する。

【 0 0 1 9 】

【作用】

本発明は上記技術手段より成るので、微視的にみれば銅－ジルコニウム合金からなる島状構造の凹凸形状がバリア膜と接着膜との間で機械的にかみ合い、バリア膜と接着膜の界面に応力がかかった場合であっても、銅配線が剥がれてしまうことが抑止されることになる。また、接着膜として銅及びバリア膜として一般に用いられる高融点金属材料と密着性の高いジルコニウムを含有した膜を用いることにより、銅配線若しくはバリア膜と接着膜との界面において構成元素を相互に拡散させることができ、銅膜とバリア膜との密着性を高めることが可能となる。従って、銅－ジルコニウム合金膜からなる島状構造の凹凸形状による機械的かみ合いと、接着膜による密着性を併用することにより相乗的に銅配線とバリア膜との接合を強固に行うことが可能となる。

【 0 0 2 0 】

【発明の実施の形態】

以下、本発明のいくつかの実施形態を図面に基づいて説明する。

【 0 0 2 1 】

（第 1 の実施形態）

まず、本発明の第 1 の実施形態について説明する。図 1 は、第 1 の実施形態に係る半導体装置の構成を示す概略断面図である。以下に説明する第 1 の実施形態は、MOS トランジスタのソース／ドレイン拡散層と接続される配線膜に本発明を適用したものである。

【 0 0 2 2 】

図 1 に示すように、本実施形態に係る半導体装置は、シリコン半導体基板 1 の表面に形成されたフィールド酸化膜 2 によって素子活性領域が画定されている。そして、素子活性領域には 1 対のソース／ドレイン拡散層 3 が形成されている。ソース／ドレイン拡散層 3 間のシリコン半導体基板 1 上には、ゲート絶縁膜 4 を介してゲート電極 5 が形成されている。ゲート電極 5 及びゲート絶縁膜 4 の側面はサイドウォール 6 によって覆われている。

【 0 0 2 3 】

MOSトランジスタが形成されたシリコン半導体基板 1 上には、層間絶縁膜 7、エッチングのストッパ膜 8、層間絶縁膜 9 が順次形成されている。層間絶縁膜 7 及びストッパ膜 8 には、ソース／ドレイン拡散層 3 及びゲート電極 5 に達するビアホール 1 0 が形成されており、層間絶縁膜 9 のビアホール 1 0 を含む領域には配線溝 1 1 が形成されている。ビアホール 1 0 及び配線溝 1 1 の内壁には、窒化タンタルからなるバリア膜 1 2、接着膜 1 3、シード層としての銅膜 1 6 が順次形成されており、これらの膜を介してビアホール 1 0 及び配線溝 1 1 中に銅膜 1 7 が埋め込まれている。

【 0 0 2 4 】

バリア膜 1 2 に形成された接着膜 1 3 はジルコニウム (Z r) 膜からなる。ジルコニウムは、銅及びバリア膜として一般に用いられている窒化タンタル等の高融点金属材料に対して良好な密着性を有するとともに、銅配線の比抵抗を増加させる作用が小さい材料であり、ジルコニウム膜を接着膜 1 3 として用いることにより、銅膜 1 6 とバリア膜 1 2 の密着性を高めることができる。

【 0 0 2 5 】

バリア膜 1 2 と接着膜 1 3 との間には、島状構造の銅－ジルコニウム (C u－Z r) 合金膜 1 4' (図 2 参照) が形成されている。そして、これらのバリア膜 1 2、銅－ジルコニウム合金膜 1 4'、接着膜 1 3、銅膜 1 6、1 7 によって配線膜 1 8 が構成されている。

【 0 0 2 6 】

配線膜 1 8 が埋め込まれた層間絶縁膜 9 の更に上層には、配線保護膜 1 9、層間絶縁膜 2 0、ストッパ膜 2 1、層間絶縁膜 2 2 が順次形成されている。配線保護膜 1 9 及び層間絶縁膜 2 0 には配線膜 1 8 に達するビアホール 2 3 が形成されており、層間絶縁膜 2 2 のビアホール 2 3 を含む領域には配線溝 2 4 が形成されている。ビアホール 2 3 及び配線溝 2 4 内には、窒化タンタルよりなるバリア膜 2 5、ジルコニウムよりなる接着膜 2 6、シード層としての銅膜 2 9 が順次形成されており、これらの膜を介してビアホール 2 3 及び配線溝 2 4 中に銅膜 3 0 が埋め込まれている。そして、バリア膜 2 5 と接着膜 2 6 の間には島状構造の銅－

ジルコニウム合金膜 2 7' が形成されている。これらのバリア膜 2 5、銅-ジルコニウム合金膜 2 7'、接着膜 2 6、銅膜 2 9、3 0 によって配線膜 3 1 が構成されている。配線膜 3 1 が埋め込まれた層間絶縁膜 2 2 上には配線保護膜 3 2 が形成されている。

【 0 0 2 7 】

次に、図 2 を参照しながら、配線膜 1 8、3 1 の構成を詳細に説明する。図 2 は、配線膜 1 8 の構成を拡大して詳細に示した概略断面図である。配線膜 3 1 におけるバリア膜 2 5、銅-ジルコニウム合金膜 2 7、接着膜 2 6、銅膜 2 9 及び銅膜 3 0 の積層状態も同様の構造である。図 2 に示すように、島状構造の銅-ジルコニウム合金膜 1 4' は、ジルコニウム膜よりなる接着膜 1 3 とバリア膜 1 2 との界面に沿って散在して形成されている。接着膜 1 3 上には、シード層としての銅膜 1 6、配線溝 1 1 及びビアホール 1 0 を埋め込む銅膜 1 7 が形成されている。

【 0 0 2 8 】

銅-ジルコニウム合金膜 1 4' は、2 0 n m 程度以下の非常に薄い膜厚で形成されているため、完全な積層膜としては形成されておらず、図 2 に示すような島（粒）状構造の膜が相互に離間した状態で形成されている。このように、銅-ジルコニウム合金膜 1 4' を島状構造として形成し、バリア膜 1 2 上に散在させることにより、接着膜 1 3 は銅-ジルコニウム合金膜 1 4' が形成されている領域では銅-ジルコニウム合金膜 1 4' と密着し、銅-ジルコニウム合金膜 1 4' が形成されていない領域では下層のバリア膜 1 2 と密着することになる。従って、バリア膜 1 2 と接着膜 1 3 間で銅-ジルコニウム合金膜 1 4' の島状構造が機械的にかみ合った構造が形成されることになる。

【 0 0 2 9 】

そして、島状構造の銅-ジルコニウム合金膜 1 4' には、後述の製造プロセスにより接着膜 1 3 中のジルコニウムが拡散している。このため、島状構造の銅-ジルコニウム合金膜 1 4' と接着膜 1 3 の界面においては組成が連続して変化する構造となり、明瞭な界面が存在しない状態となるため、接着膜 1 3 と銅-ジルコニウム合金膜 1 4' の密着性を高めることが可能となる。また、接着膜 1 3 と

バリア膜 1 2 との界面においても構成元素が相互拡散しており、銅－ジルコニウム合金膜 1 4' とバリア膜 1 2 との界面においても構成元素が相互拡散しているため、これらの膜の界面においても高い密着性が確保されている。しかも、銅－ジルコニウム合金膜 1 4' は微小な凹凸形状に形成されており、接着膜 1 3 とバリア膜 1 2 との界面で機械的にかみ合っているため、両者の接合を強固に行うことが可能となる。

【 0 0 3 0 】

このように、接着膜 1 3 と銅－ジルコニウム合金膜 1 4' によって銅膜 1 6 とバリア膜 1 2 の接着を強固に行うことにより、CMP 法等により銅膜 1 6, 1 7 に機械的応力が加えられるプロセスを行った場合でも、バリア膜 1 2 から銅膜 1 6, 1 7 が剥がれてしまうことが抑止でき、また、ストレスマイグレーション耐性を高めることが可能となる。更に、銅膜 1 6 とバリア膜 1 2 の密着性を高めることにより、配線膜 1 8 に大電流を流した場合の銅膜 1 6 とバリア膜 1 2 との界面近傍における原子の移動を最小限に抑えることができ、エレクトロマイグレーション耐性を向上させる効果も得られる。

【 0 0 3 1 】

以下、図 3 を参照しながら、図 1 に示した本実施形態の半導体装置の製造方法を詳細に説明する。

【 0 0 3 2 】

まず、図 3 (a) に示すように、いわゆる LOCOS 法により、シリコン半導体基板 1 を選択的に酸化して、フィールド酸化膜 2 を形成する。これにより、素子活性領域が画定される。その後、通常の MOS トランジスタ製造プロセスと同様にして、素子活性領域におけるシリコン半導体基板 1 上にゲート絶縁膜 4、ゲート電極 5、サイドウォール 6 を形成し、これらをマスクとしてイオン注入を行うことにより、ゲート電極 5 の両側のシリコン半導体基板 1 の表面領域に 1 対のソース／ドレイン拡散層 3 を形成する。

【 0 0 3 3 】

次に、図 3 (b) に示すように、シリコン半導体基板 1 上の全面に例えば CVD 法により膜厚 5 0 0 n m ～ 7 0 0 n m 程度のシリコン酸化膜を堆積し、その表

面を例えばCMP法により研磨して平坦化する。これにより、表面が平坦化されたシリコン酸化膜よりなる層間絶縁膜7が形成される。次に、シリコン半導体基板1上の全面に例えばCVD法により、膜厚数十 μ m程度のシリコン窒化膜を堆積する。その後、フォトリソグラフィー及びこれに続くドライエッチングにより、ビアホール10を形成する領域のシリコン窒化膜を除去して、このシリコン窒化膜からなるストッパ膜8を形成する。なお、図3は、ソース/ドレイン拡散層3上に開口されるビアホール10と、右側のフィールド酸化膜2上のゲート電極5上に開口されるビアホール10とを形成する場合を例に示している。次に、シリコン半導体基板1上の全面に例えばCVD法により、膜厚400nm程度のシリコン酸化膜を堆積し、このシリコン酸化膜よりなる層間絶縁膜9を形成する。

【0034】

次に、フォトリソグラフィー及びこれに続くドライエッチングにより、形成しようとする配線膜18に相当する開口パターンを有するレジスト膜を層間絶縁膜9上に形成する。その後、図3(c)に示すように、形成したレジスト膜及びストッパ膜8をマスクとして層間絶縁膜7、9を異方性エッチングし、層間絶縁膜9に形成された配線溝11と、配線溝11内の層間絶縁膜7に形成されたソース/ドレイン拡散層3及びゲート電極5に達するビアホール10とを形成する。

【0035】

次に、図3(d)に示すように、シリコン半導体基板1上の全面に、例えば反応性スパッタリング法を用い、膜厚20nm~40nm程度の窒化タンタル膜を堆積する。こうして、層間絶縁膜9上とビアホール10及び配線膜11の内壁面に窒化タンタル膜よりなるバリア膜12が形成される。なお、バリア膜12は層間絶縁膜7、9に銅膜16、17中の銅が拡散することを防止するための膜である。バリア膜12は、CVD法等によって形成してもよい。また、バリア膜12としては、窒化タンタル膜の代わりに、チタン(Ti)、タングステン(W)、ニオブ(Nb)のうちいずれか1つを主成分とする窒化膜を用いてもよい。

【0036】

その後、シリコン半導体基板1上の全面に銅-ジルコニウム合金膜14'の元となる島状の銅膜14を形成し、ジルコニウムからなる接着膜13を形成し、シ

ード層としての銅膜 1 6 を順次形成する。図 6 を参照しながら、島状構造の銅－ジルコニウム合金膜 1 4'、接着膜 1 3、銅膜 1 6 を形成する方法を詳細に説明する。図 6 は、バリア膜 1 2 上に銅－ジルコニウム合金膜 1 4'、接着膜 1 3、銅膜 1 6 を形成する方法を工程順に示す概略断面図である。

【 0 0 3 7 】

先ず、図 6 (a) に示すように、バリア膜 1 2 上を覆うようにシリコン半導体基板 1 上の全面に島状の銅膜 1 4 を形成する。具体的に説明すれば、シリコン半導体基板 1 を 1 0 0℃～2 5 0℃程度に加熱した状態で、スパッタ法によって蒸着量を制御して成膜を行い、銅膜 1 4 を 3 0 n m 程度の膜厚で形成する。これにより、銅膜は均一な膜として形成されず、平面的に見れば直径 2 0 n m 程度の多数の円形様の島状構造として形成される。

【 0 0 3 8 】

ここで、銅膜 1 4 の膜厚を 3 0 n m 以上とすると、隣接する島状構造が繋がって銅膜 1 4 が均一な膜として形成され、島状構造を形成することができないため、銅膜 1 4 の膜厚は 3 0 n m 以下に形成する必要がある。また、膜厚 3 0 n m 以下で形成した場合の各島状構造の間隔は 2 n m～2 0 n m 程度となる。銅膜 1 4 を形成する際の基板温度を変更することにより、島状構造の銅膜 1 4 の膜厚、直径を可変することができ、基板温度を低くすると、膜厚、直径は小さくなる。シリコン半導体基板 1 の加熱は、基板下側からヒータを用いて加熱するが、上側からランプ等の光源を用いて加熱するようにしてもよい。なお、銅膜 1 4 は、C V D 法、メッキ法によって形成することも可能である。

【 0 0 3 9 】

次に、図 6 (b) に示すように、シリコン半導体基板 1 上の全面に膜厚 5 n m～5 0 n m 程度のジルコニウム膜を堆積する。ジルコニウム膜の形成は、スパッタ法、C V D 法、メッキ法等を用いて行う。これにより、ジルコニウム膜よりなる接着膜 1 3 が形成される。接着膜 1 3 は、熱処理等を行って界面をなじませた後においてもバリア膜 1 2 と銅膜 1 6 との間に残存する必要があるため、銅中への固溶度が低い材料であることが望ましく、また、比抵抗が低いという銅配線のメリットを生かすためにも、銅中に導入された場合に比抵抗を増加させる作用が

小さい材料であることが望ましい。従って、ジルコニウムの他にも、銅中への固溶度が低く、且つ銅の電気抵抗を低下が抑えられる材料であれば、接着膜として用いることが可能である。銅中への固溶度が低い元素としては、例えばホウ素（B）、バリウム（Ba）、ビスマス（Bi）、カルシウム（Ca）、カドミウム（Cd）、セリウム（Ce）、ジスプロニウム（Dy）、エルビウム（Er）、ユウロピウム（Eu）、ガドリニウム（Gd）、ハフニウム（Hf）、インジウム（In）、ランタン（La）、モリブデン（Mo）、ニオブ（Nb）、ネオジム（Nd）、鉛（Pb）、プラセオジム（Pr）、セレン（Se）、サマリウム（Sm）、ストロンチウム（Sr）、テルル（Te）、トリウム（Th）、タリウム（Tl）、バナジウム（V）、イットリウム（Y）、イッテルビウム（Yb）、銀（Ag）等があり、これらの元素及びこれらの元素と銅との合金も接着膜 13 として適用し得る。特に、カドミウム、銀、鉛については、銅の比抵抗を増大させる作用が小さく、接着膜 13 として採用することが可能である。更に、例えばジルコニウムを用いた場合、ジルコニウムの窒化物（ZrN）も接着膜 13 として用いることができ、窒化物を用いることにより、バリア膜としての機能を持たせることができる。

【 0 0 4 0 】

次に、図 6（c）に示すように、スパッタ法、CVD 法等により、シード層としての銅膜 16 を 50 nm ～ 200 nm 程度の膜厚で形成する。シード層としての銅膜 16 は、銅膜をメッキ法により堆積する際に、基板の導電性を高めるため下地膜として堆積する膜である。そして、シード層としての銅膜 16 を形成した後、熱処理を行う。熱処理としては、例えば 200℃ 程度の低温、あるいは例えば 500℃ 程度の温度で数秒の短時間の熱処理を行う。これにより、図 2 及び図 6（d）に示すように、接着膜 13 中のジルコニウムが微細結晶構造を有する島状構造の銅膜 14 中やシード層としての銅膜 16 中に拡散し、銅膜 14 は銅-ジルコニウム合金膜 14' となる。この際、微細結晶構造の銅膜 14 は体積が小さいので、低温あるいは短時間の熱処理でジルコニウムが拡散し、銅-ジルコニウム合金膜 14' とバリア膜 12 との密着性が向上する。また、ジルコニウムはバリア膜 12 中にも拡散するため、接着膜 13 とバリア膜 12 の界面近傍、あるいは

は銅-ジルコニウム合金膜 1 4' とバリア膜 1 2 との界面近傍におけるバリア膜 1 2 中にもジルコニウムが拡散して密着性が高められる。そして、バリア膜 1 2 と接着膜 1 3 の間に凹凸形状を有する銅-ジルコニウム合金膜 1 4' が形成されるため、バリア膜 1 2 と接着膜 1 3 の界面を機械的に噛み合った構造とすることができ、機械的応力に対して強化された構造とすることができる。なお、ジルコニウムからなる接着膜 1 3 を形成するだけでも、接着膜 1 3 と銅-ジルコニウム合金膜 1 4' 若しくはバリア膜 1 2 との密着性を高めることは可能であるが、上述の熱処理を行うことによって確実にジルコニウムを島状構造の銅膜 1 4 中、バリア膜 1 2 中に拡散させることができ、更なる密着性の向上を達成することが可能となる。また、熱処理温度や熱処理時間は、ジルコニウムを島状の銅膜 1 4 及び銅膜 1 6 中に拡散させるという目的が達成されるならば、上述した温度、時間に限定されるものではない。

【 0 0 4 1 】

シード層としての銅膜 1 6 の形成後、図 4 (a) に示すように、例えばメッキ法により、膜厚 1 0 0 0 n m 程度の銅膜 1 7 を堆積し、配線溝 1 1、ビアホール 1 0 内を銅膜 1 7 により完全に埋め込む。ここで、銅膜 1 7 としては、純銅の他、銅合金を用いることができ、銅-すず (C u - S n) 合金、銅-マグネシウム (C u - M g) 合金、銅-アルミニウム (C u - A l) 合金等の各種合金を用いることができる。銅-すず合金を用いた場合には、エレクトロマイグレーション耐性を更に向上させることが可能であり、銅-マグネシウム合金を用いた場合には銅膜 1 7 の表面の酸化を抑制することができる。なお、本実施形態では銅膜 1 7 をメッキ法によって形成しているが、例えばスパッタ法など他の方法によって、シード層としての銅膜 1 4 を形成せずに配線溝 1 1 及びビアホール 1 0 を埋め込むようにしてもよい。

【 0 0 4 2 】

次に、図 4 (b) に示すように、例えば CMP 法により、層間絶縁膜 9 が露出するまで銅膜 1 6、1 7、接着膜 1 3、銅-ジルコニウム合金膜 1 4'、バリア層 1 2 を研磨して平坦化し、配線溝 1 1 内及びビアホール 1 0 内にのみ銅膜 1 6、1 7、接着膜 1 3、銅-ジルコニウム合金膜 1 4'、バリア膜 1 2 を残存させ

る。

【0043】

こうして、銅膜16、17、接着膜13、銅-ジルコニウム合金膜14'、バリア膜12よりなり、ビアホール10を介してソース/ドレイン拡散層3、ゲート電極5と接続され、配線溝11に埋め込まれたデュアルダマシン構造の配線膜18が完成する。

【0044】

この後、配線膜18の上層に更なる上層配線を形成する。まず、図4(c)に示すように、配線膜18が埋め込まれた層間絶縁膜9上に、例えばCVD法により膜厚50nm~70nm程度のシリコン窒化膜よりなる配線保護膜19を形成する。次に、配線保護膜19上に、例えばCVD法により、膜厚500nm~700nm程度のシリコン酸化膜を堆積し、シリコン酸化膜よりなる層間絶縁膜20を形成する。次に、全面に例えばCVD法により、膜厚数十nm程度のシリコン窒化膜を堆積する。そして、フォトリソグラフィー及びこれに続くドライエッチングにより、ビアホール23を形成する領域のシリコン窒化膜を除去して、ストッパ膜21を形成する。その後、シリコン半導体基板1上の全面に、例えばCVD法により、膜厚400nm程度のシリコン酸化膜を堆積し、このシリコン酸化膜よりなる層間絶縁膜22を形成する。

【0045】

次に、フォトリソグラフィー及びこれに続くドライエッチングにより、形成しようとする配線膜31に相当する開口パターンを有するレジスト膜を層間絶縁膜22上に形成する。その後、図5(a)に示すように、レジスト膜及びストッパ膜21をマスクとして、層間絶縁膜20、22、配線保護膜19を異方性エッチングし、層間絶縁膜22に形成された配線溝24と、配線溝24内の領域における層間絶縁膜20及び配線保護膜19に形成された配線膜18に達するビアホール23とを形成する。

【0046】

次に、シリコン半導体基板1上の全面に膜厚25nm~30nm程度の窒化タンタル膜からなるバリア膜25を形成して、配線溝24及びビアホール23の内

壁面を覆い、その後、図 6 に示した配線膜 1 8 の形成工程と同様の工程により、島状の銅膜 2 7、ジルコニウム膜からなる接着膜 2 6、シード層としての銅膜 2 9 を順次積層し、熱処理を行う。これにより、接着膜 2 6 中のジルコニウムが銅膜 2 7 中に拡散して銅-ジルコニウム合金膜 2 7' が形成される。その後、図 5 (b) に示すように、メッキ法により膜厚 1 0 0 0 n m 程度の銅膜 3 0 を堆積し、配線溝 2 4、ビアホール 2 3 内を銅膜 3 0 によって完全に埋め込む。

【 0 0 4 7 】

次に、例えば CMP 法により層間絶縁膜 2 2 が露出するまで銅膜 2 9、3 0、接着膜 2 6、銅-ジルコニウム合金膜 2 7'、バリア膜 2 5 を研磨して平坦化し、配線溝 2 4 内及びビアホール 2 3 内にのみ銅膜 2 9、3 0、接着膜 2 6、銅-ジルコニウム (C u - Z r) 合金膜 2 7'、バリア膜 2 5 を残存させる。これにより、銅膜 2 9、3 0、接着膜 2 6、銅-ジルコニウム合金膜 2 7'、バリア膜 2 5 よりなり、ビアホール 2 3 を介して配線膜 1 8 に接続され、配線溝 2 4 に埋め込まれた配線膜 3 1 が完成する。その後、層間絶縁膜 2 2 上に例えば C V D 法により膜厚 5 0 n m ~ 7 0 n m 程度のシリコン窒化膜よりなる配線保護膜 3 2 を形成する。これにより、図 1 に示した本実施形態の半導体装置が完成する。その後、必要に応じて第 3 層以降の配線膜を上層に形成してもよい。

【 0 0 4 8 】

以上説明したように、本発明の第 1 の実施形態によれば、配線溝 1 1、ビアホール 1 0 の内壁面を覆うようにバリア膜 1 2 及び接着膜 1 3 を形成し、銅膜 1 6、1 7 で配線溝 1 1、ビアホール 1 0 を埋め込むようにした配線膜 1 8 の構成において、バリア膜 1 2 と接着膜 1 3 の界面に島状構造の銅-ジルコニウム合金膜 1 4' を形成したため、銅-ジルコニウム合金膜 1 4' の凹凸形状がバリア膜 1 2 と接着膜 1 3 の界面で機械的にかみ合うこととなり、バリア膜 1 2 と接着膜 1 3 の接合を強固に行うことが可能となる。また、接着膜 1 3 として、バリア膜 1 2 及び銅膜 1 6 との密着性の高いジルコニウム膜等の材料を用いることにより銅膜 1 6 とバリア膜 1 2 の密着性を高めることができる。

【 0 0 4 9 】

従って、第 1 の実施形態によれば、製造プロセス中に銅膜 1 6、1 7 に力が加

えられて銅膜 1 6 とバリア膜 1 2 の間に応力がかかった場合でも、銅膜 1 6, 1 7 がバリア膜 1 2 から剥がれてしまうことを抑止でき、また、銅膜 1 6 とバリア膜 1 2 との密着性の向上によりストレスマイグレーション耐性を向上させることも可能となる。また、バリア膜 1 2 と銅膜 1 6 の密着性を高めたことにより、銅膜 1 6 とバリア膜 1 2 の界面における銅膜 1 6 中の原子の移動が抑止されることとなり、エレクトロマイグレーション耐性を向上させる効果も得られる。

【 0 0 5 0 】

(第 2 の実施形態)

次に、本発明の第 2 の実施形態を図面に基づいて説明する。第 2 の実施形態も第 1 の実施形態と同様にデュアルダマシン構造の銅配線膜を有する半導体装置に本発明を適用した例であるが、第 2 の実施形態では第 1 の実施形態で説明した島状構造の銅－ジルコニウム合金膜 1 4' の上層及び下層に接着膜としてのジルコニウム膜を形成し、2 層の接着膜によって島状構造の銅－ジルコニウム合金膜 1 4' を包含するようにしている点で第 1 の実施形態と相違する。その他の構成については図 1 に示した第 1 の実施形態に係る半導体装置の構成と同様である。

【 0 0 5 1 】

図 7 は、バリア膜 1 2、ジルコニウムよりなる接着膜 1 3, 1 5、銅－ジルコニウム合金膜 1 4'、シード層としての銅膜 1 6、銅膜 1 7 とからなる配線膜 3 3 を拡大して詳細に示した概略断面図である。図 7 に示すように、第 2 の実施形態においては、バリア膜 1 2 上にジルコニウムからなる接着膜 1 5 が形成されており、銅－ジルコニウム合金膜 1 4' は接着膜 1 5 と接着膜 1 3 によって包含されている。これにより、接着膜 1 3 と接着膜 1 5 との間で銅－ジルコニウム合金膜 1 4' が機械的にかみ合った構造が形成されることになる。銅－ジルコニウム合金膜 1 4' の膜厚、直径及び隣接する島状構造同士の間隔については第 1 の実施形態と同様である。配線膜 3 3 は、図 1 に示した配線膜 1 8, 3 1 の代わりに用いることにより、MOS トランジスタ等の半導体装置に適用することができる。

【 0 0 5 2 】

そして、島状構造の銅－ジルコニウム合金膜 1 4' には、後述の製造プロセス

により接着膜 1 3, 1 5 中のジルコニウムが拡散している。このため、接着膜 1 3, 1 5 と銅-ジルコニウム合金膜 1 4' の界面においては、組成が連続して変化しており、明瞭な界面が存在しない状態となる。従って、接着膜 1 3, 1 5 と銅-ジルコニウム合金膜 1 4' の密着性が高められることになる。同様に、接着膜 1 3 と銅膜 1 6 との界面においても接着膜 1 3 中のジルコニウムが銅膜 1 6 中に拡散しているため、密着性が高められている。また、接着膜 1 5 とバリア膜 1 2 との界面においても構成元素が相互拡散しているため、ここでも高い密着性が確保されている。

【 0 0 5 3 】

そして、銅-ジルコニウム合金膜 1 4' の微小な凹凸が接着膜 1 3 と接着膜 1 5 との間で機械的にかみ合っているため、両者の接合を強固に行うことが可能となる。従って、CMP 法等により銅膜 1 6, 1 7 に機械的応力が加えられるプロセスを行った場合でも、バリア膜 1 2 から銅膜 1 6, 1 7 が剥がれてしまうことが抑止でき、また、ストレスマイグレーション耐性を高めることが可能となる。更に、銅膜 1 6 とバリア膜 1 2 の密着性を高めることにより、銅膜 1 6 とバリア膜 1 2 との界面近傍における原子の移動を最小限に抑えることができ、エレクトロマイグレーション耐性を向上させる効果も得られる。

【 0 0 5 4 】

次に、図 8 を参照しながら、接着膜 1 5、銅-ジルコニウム合金膜 1 4'、接着膜 1 3、シード層としての銅膜 1 6、銅膜 1 7 を形成する方法について詳細に説明する。図 8 は、バリア膜 1 2 上に接着膜 1 5、銅-ジルコニウム合金膜 1 4'、接着膜 1 3、銅膜 1 6、銅膜 1 7 を形成する方法を工程順に示す概略断面図である。

【 0 0 5 5 】

まず、図 8 (a) に示すように、バリア膜 1 2 上を覆うように膜厚 5 nm ~ 50 nm 程度のジルコニウム膜をアモルファスの状態で堆積して、ジルコニウム膜からなる接着膜 1 5 を形成する。その後、接着膜 1 5 上に島状の銅膜 1 4 を形成する。この際、第 1 の実施形態と同様にシリコン半導体基板 1 を 100℃ ~ 250℃ 程度に加熱した状態で、スパッタ法によって蒸着量を制御して成膜を行い、

膜厚 3 0 n m 程度の銅膜 1 4 を形成する。これにより、銅膜は均一な膜として形成されず、平面形状として直径 2 0 n m 程度の円形の島状構造として形成される。第 2 の実施形態では、接着膜 1 5 の膜厚に応じて島状構造の大きさを制御することができる。そして、第 1 の実施形態と同様、シリコン半導体基板 1 への加熱温度を変更することにより、島状の銅膜 1 4 の膜厚、直径を可変することができる。なお、銅膜 1 4 は、C V D 法、メッキ法によって形成してもよい。

【 0 0 5 6 】

次に、図 8 (b) に示すように、再びシリコン半導体基板 1 上の全面に膜厚 5 n m ~ 5 0 n m 程度のジルコニウム膜を堆積する。これにより、ジルコニウム膜 1 3 よりなる接着膜 1 3 が形成される。

【 0 0 5 7 】

次に、図 8 (c) に示すように、スパッタ法、C V D 法等によりシード層としての銅膜 1 6 を 5 0 n m ~ 2 0 0 n m 程度の膜厚で形成する。銅膜 1 6 の形成後、熱処理を行う。熱処理としては、例えば 2 0 0 ℃ 程度の低温、あるいは例えば 5 0 0 ℃ 程度の温度で数秒程度の短時間の熱処理を行う。これにより、図 8 (d) に示すように、接着膜 1 3 及び接着膜 1 5 のジルコニウムが微細結晶構造を有する島状の銅膜 1 4 中やシード層としての銅膜 1 6 中に拡散し、銅膜 1 4 は銅-ジルコニウム合金膜 1 4 ' となる。また、ジルコニウムはバリア膜 1 2 中にも拡散するため、接着膜 1 5 とバリア膜 1 2 の界面近傍においても元素が相互に拡散し、密着性が高められる。そして、銅-ジルコニウム合金膜 1 4 ' の島状構造は凹凸形状を有するため、接着膜 1 3 及び接着膜 1 5 と機械的にかみ合い、機械的応力に対する強化された構造を構成することができる。その後、シード層としての銅膜 1 6 を用いてメッキ法により銅膜 1 7 を形成して、図 7 に示す配線膜 3 を完成させる。

【 0 0 5 8 】

以上説明したように、本発明の第 2 の実施形態によれば、バリア膜 1 2 上に接着膜 1 5 を形成し、接着膜 1 5 と接着膜 1 3 の界面に島状構造の銅-ジルコニウム合金膜 1 4 ' を形成したため、銅-ジルコニウム合金膜 1 4 ' の凹凸形状が接着膜 1 5 と接着膜 1 3 の界面で機械的にかみ合うこととなり、接着膜 1 5 と接着

膜 1 3 の接合を強固に行うことが可能となる。

【 0 0 5 9 】

また、接着膜 1 3， 1 5 として、バリア膜 1 2 及び銅膜との密着性の高いジルコニウム等の材料を用いたため、はじめに形成した接着膜 1 5 はバリア膜 1 2 との密着性を高めることとなり、銅膜 1 6 とバリア膜 1 2 との密着性を更に向上させることが可能となる。

【 0 0 6 0 】

従って、第 2 の実施形態によれば、第 1 の実施形態と同様に製造プロセス中に銅膜 1 6， 1 7 に力が加えられて銅膜 1 6 とバリア膜 1 2 の間に応力がかかった場合であっても、銅膜 1 6， 1 7 がバリア膜 1 2 から剥がれてしまうことを抑止でき、また、銅膜 1 6 とバリア膜 1 2 の密着性を高めたことにより、ストレスマイグレーション耐性を向上させることも可能となる。また、バリア膜 1 2 と銅膜 1 6 の密着性を高めたことにより、銅膜 1 6 と接着膜 1 3 との界面における銅膜 1 6 中の原子の移動が抑止されることとなり、エレクトロマイグレーション耐性を向上させる効果も得られる。

【 0 0 6 1 】

なお、本発明の特徴をまとめると以下に記載の通りとなる。

【 0 0 6 2 】

(付記 1) 銅を主成分とする配線材がバリア膜を介して絶縁膜に埋め込まれる金属配線構造であって、前記配線材と前記バリア膜とがジルコニウムを含む接着膜を介して接合され、前記接着膜と前記バリア膜との間に銅－ジルコニウム合金からなる微細な島状構造が散在していることを特徴とする金属配線構造。

【 0 0 6 3 】

(付記 2) 半導体基板上の絶縁膜に形成された開口部を埋め込むようにして金属配線が形成され、前記金属配線が前記半導体基板上の半導体素子と電氣的に接続されている半導体装置であって、前記金属配線は、前記開口部の内壁面を覆うように形成されたバリア膜と、前記バリア膜上を覆うように形成されたジルコニウムを含む接着膜と、前記バリア膜及び前記接着膜を介して前記開口部を埋め込む銅を主成分とする配線材とを有して構成され、前記バリア膜と前記接着膜との

間に銅－ジルコニウム合金からなる微細な島状構造が散在していることを特徴とする半導体装置。

【 0 0 6 4 】

（付記 3）前記島状構造が前記バリア膜に密着していることを特徴とする付記 2 に記載の半導体装置。

【 0 0 6 5 】

（付記 4）前記島状構造が前記接着膜に包含されていることを特徴とする付記 2 に記載の半導体装置。

【 0 0 6 6 】

（付記 5）前記島状構造の膜厚が 3 0 n m 以下であることを特徴とする付記 2 に記載の半導体装置。

【 0 0 6 7 】

（付記 6）前記島状構造の直径が 2 0 n m 以下であることを特徴とする付記 2 に記載の半導体装置。

【 0 0 6 8 】

（付記 7）隣接する前記島状構造の間隔が 2 n m 以上 2 0 n m 以下であることを特徴とする付記 2 に記載の半導体装置。

【 0 0 6 9 】

（付記 8）前記開口部は、配線溝と前記配線溝内に開孔されたビアホールを含むことを特徴とする付記 2 に記載の半導体装置。

【 0 0 7 0 】

（付記 9）銅を主成分とする金属配線の形成方法であって、下地絶縁膜上にバリア膜を形成する工程と、前記バリア膜上に銅を主成分とする微細な島状構造を散在させて形成する工程と、前記島状構造及び前記バリア膜上にジルコニウムを含有した接着膜を形成する工程と、前記接着膜上に銅を主成分とする配線材を形成する工程とを有することを特徴とする金属配線の形成方法。

【 0 0 7 1 】

（付記 1 0）半導体基板上の半導体素子と接続される金属配線を前記半導体基板上の絶縁膜中に形成する方法であって、前記半導体基板上に前記絶縁膜を形成

する第 1 の工程と、前記絶縁膜を選択的に除去して開口部を形成する第 2 の工程と、前記開口部の内壁を覆うようにバリア膜を形成する第 3 の工程と、前記バリア膜上に銅を主成分とする微細な島状構造を散在させて形成する第 4 の工程と、前記島状構造及び前記バリア膜上にジルコニウムを含有した接着膜を形成する第 5 の工程と、前記開口部上を含む前記絶縁膜上に銅を主成分とする配線材を形成し、前記開口部を埋め込む第 6 の工程と、前記絶縁膜が露出するまで、前記配線材、前記接着膜、前記島状構造及び前記バリア膜を研磨して除去し、前記開口部に埋め込まれた前記配線材、前記接着膜、前記島状構造及び前記バリア膜からなる前記金属配線を形成する第 7 の工程とを有することを特徴とする半導体装置の製造方法。

【 0 0 7 2 】

（付記 1 1）前記第 4 の工程において、前記島状構造を 3 0 n m 以下の膜厚で形成することを特徴とする付記 1 0 に記載の半導体装置の製造方法。

【 0 0 7 3 】

（付記 1 2）前記第 4 の工程において、前記島状構造を 2 0 n m 以下の直径で形成することを特徴とする付記 1 0 に記載の半導体装置の製造方法。

【 0 0 7 4 】

（付記 1 3）前記第 4 の工程において、隣接する前記島状構造の間隔が 2 n m 以上 2 0 n m 以下となるように前記島状構造を形成することを特徴とする付記 1 0 に記載の半導体装置の製造方法。

【 0 0 7 5 】

（付記 1 4）前記第 3 の工程と前記第 4 の工程の間に前記バリア膜上にジルコニウムを含有した別の接着膜を形成する第 8 の工程を更に有し、前記第 4 の工程において、前記第 8 の工程で形成した前記別の接着膜を介して前記バリア膜上に前記島状構造を形成し、前記第 5 の工程において、前記第 8 の工程で形成した前記別の接着膜を介して前記島状構造を覆うように前記バリア膜上に前記接着膜を形成することを特徴とする付記 1 0 に記載の半導体装置の製造方法。

【 0 0 7 6 】

（付記 1 5）前記第 6 の工程の前に、前記接着膜を覆うように銅からなるシー

ド層を形成する第 9 の工程と、前記半導体基板に熱処理を施して、前記接着膜中のジルコニウムを前記島状構造及び前記シード層中に拡散させる第 1 0 の工程とを更に有し、前記第 6 の工程において、前記シード層を用いてメッキ法により前記配線材を形成することを特徴とする付記 1 0 に記載の半導体装置の製造方法。

【 0 0 7 7 】

(付記 1 6) 銅を主成分とする配線材がバリア膜を介して絶縁膜に埋め込まれてなる金属配線構造であって、前記配線材と前記バリア膜とがジルコニウムを含む接着膜を介して接合され、前記バリア膜上に前記接着膜に向かって突出するように形成された銅-ジルコニウム合金からなる微細な島状構造が、前記接着膜中に埋め込まれて前記接着膜とかみ合っていることを特徴とする金属配線構造。

【 0 0 7 8 】

【発明の効果】

本発明によれば、銅配線が製造プロセスにおいて剥離してしまうことを抑止することができ、また、銅配線のエレクトロマイグレーション耐性、ストレスマイグレーション耐性の更なる向上を図ることが可能となる。従って、歩留りを向上させるとともに信頼性を向上させた金属配線構造、半導体装置、金属配線の形成方法及び半導体装置の製造方法を提供することが可能となる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態に係る半導体装置の構成を示す概略断面図である。

【図 2】

本発明の第 1 の実施形態に係る半導体装置の配線膜の構成を詳細に示す概略断面図である。

【図 3】

本発明の第 1 の実施形態に係る半導体装置の製造方法を工程順に示す概略断面図である。

【図 4】

図 3 に続いて、本発明の第 1 の実施形態に係る半導体装置の製造方法を工程順に示す概略断面図である。

【図 5】

図 4 に続いて、本発明の第 1 の実施形態に係る半導体装置の製造方法を工程順に示す概略断面図である。

【図 6】

本発明の第 1 の実施形態に係る半導体装置の配線膜の製造方法を工程順に示す概略断面図である。

【図 7】

本発明の第 2 の実施形態に係る半導体装置の配線膜の構成を詳細に示す概略断面図である。

【図 8】

本発明の第 2 の実施形態に係る半導体装置の配線膜の製造方法を工程順に示す概略断面図である。

【図 9】

従来のダマシン法による銅配線の製造方法を工程順に示す概略断面図である。

【符号の説明】

- 1 シリコン半導体基板
- 2 フィールド酸化膜
- 3 ソース／ドレイン拡散層
- 4 ゲート絶縁膜
- 5 ゲート電極
- 6 サイドウォール
- 7, 9, 20, 22 層間絶縁膜
- 8, 21 ストップ膜
- 10, 23 ピアホール
- 11, 24 配線溝
- 12, 25 バリア膜
- 13, 15, 26 接着膜
- 14 島状の銅膜
- 14', 27' 銅－ジルコニウム合金膜

1 6, 2 9 シード層としての銅膜

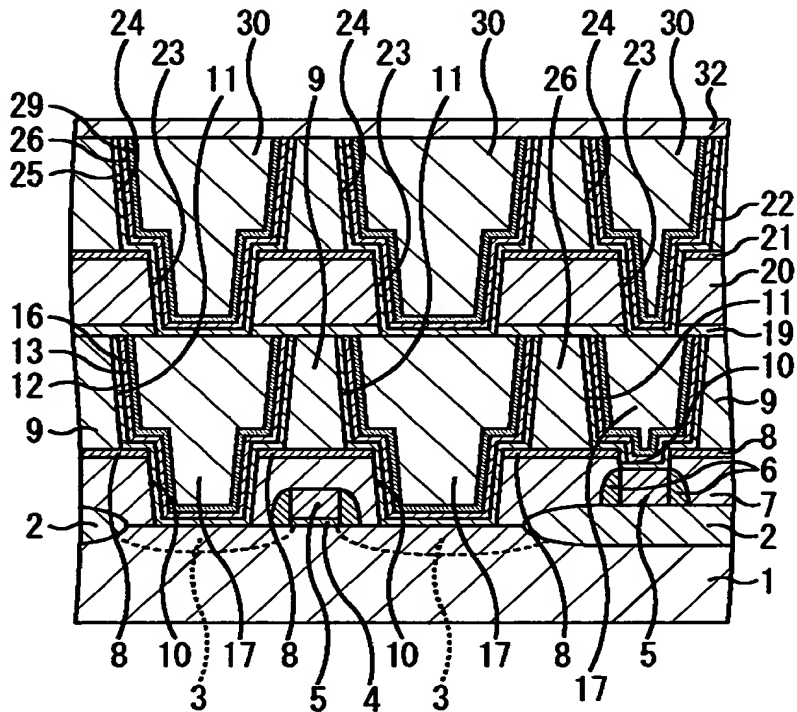
1 7, 3 0 銅膜

1 8, 3 1, 3 3 配線膜

1 9, 3 2 配線保護膜

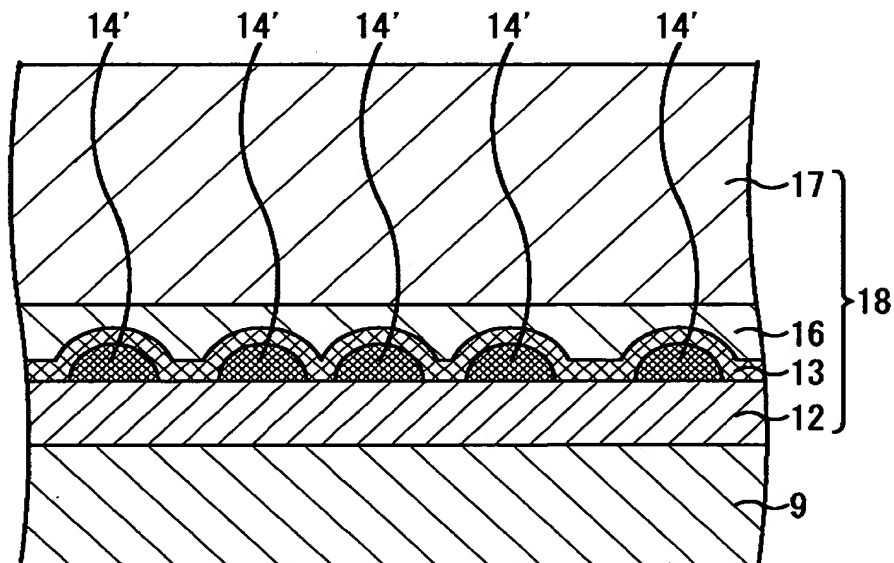
【書類名】 図面

【図 1】



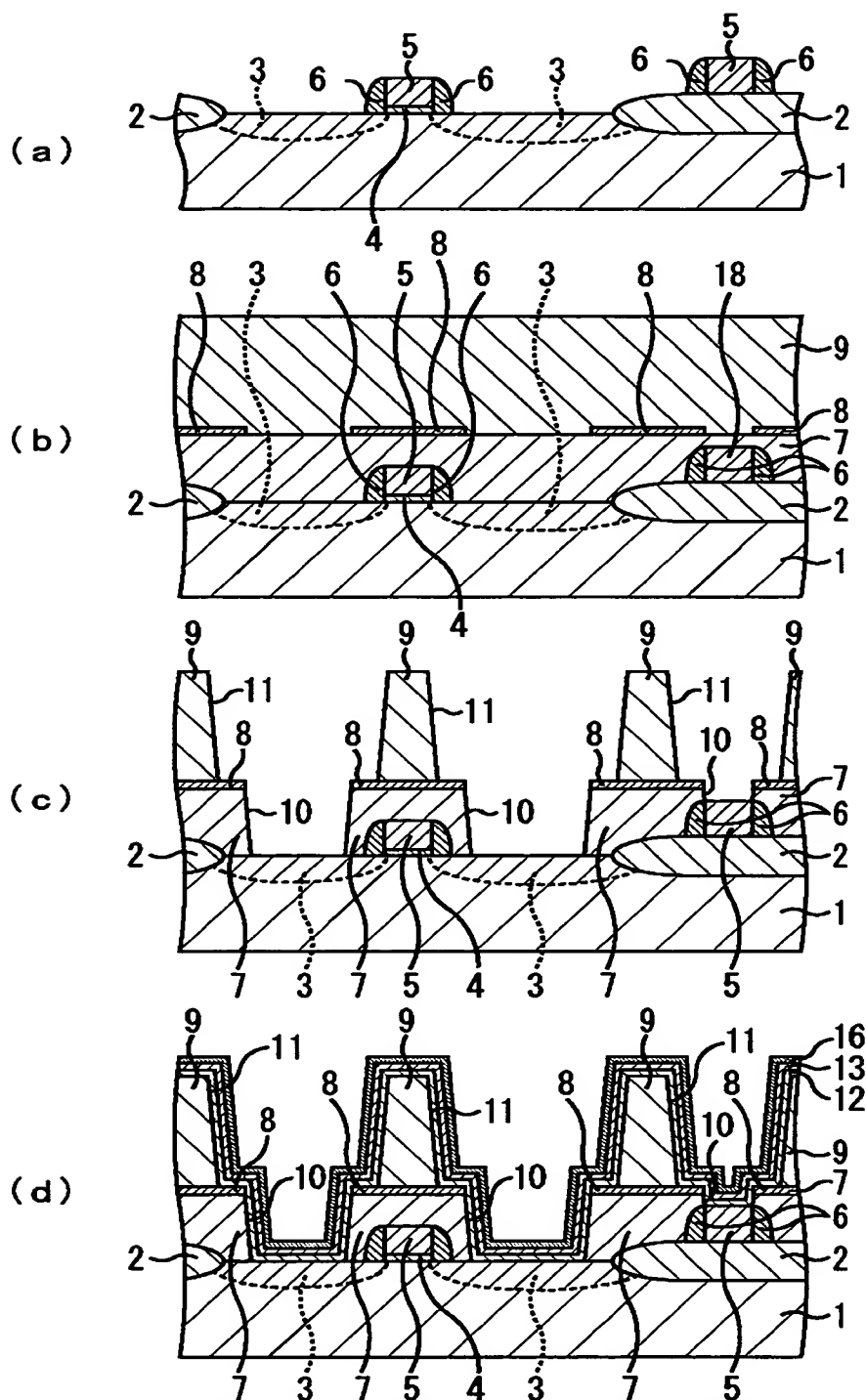
本発明の第1の実施形態に係る半導体装置の構成を示す概略断面図

【図 2】



本発明の第1の実施形態に係る半導体装置の配線膜の構成を詳細に示す概略断面図

【図 3】



本発明の第1の実施形態に係る半導体装置の製造方法を工程順に示す概略断面図

【図 4】

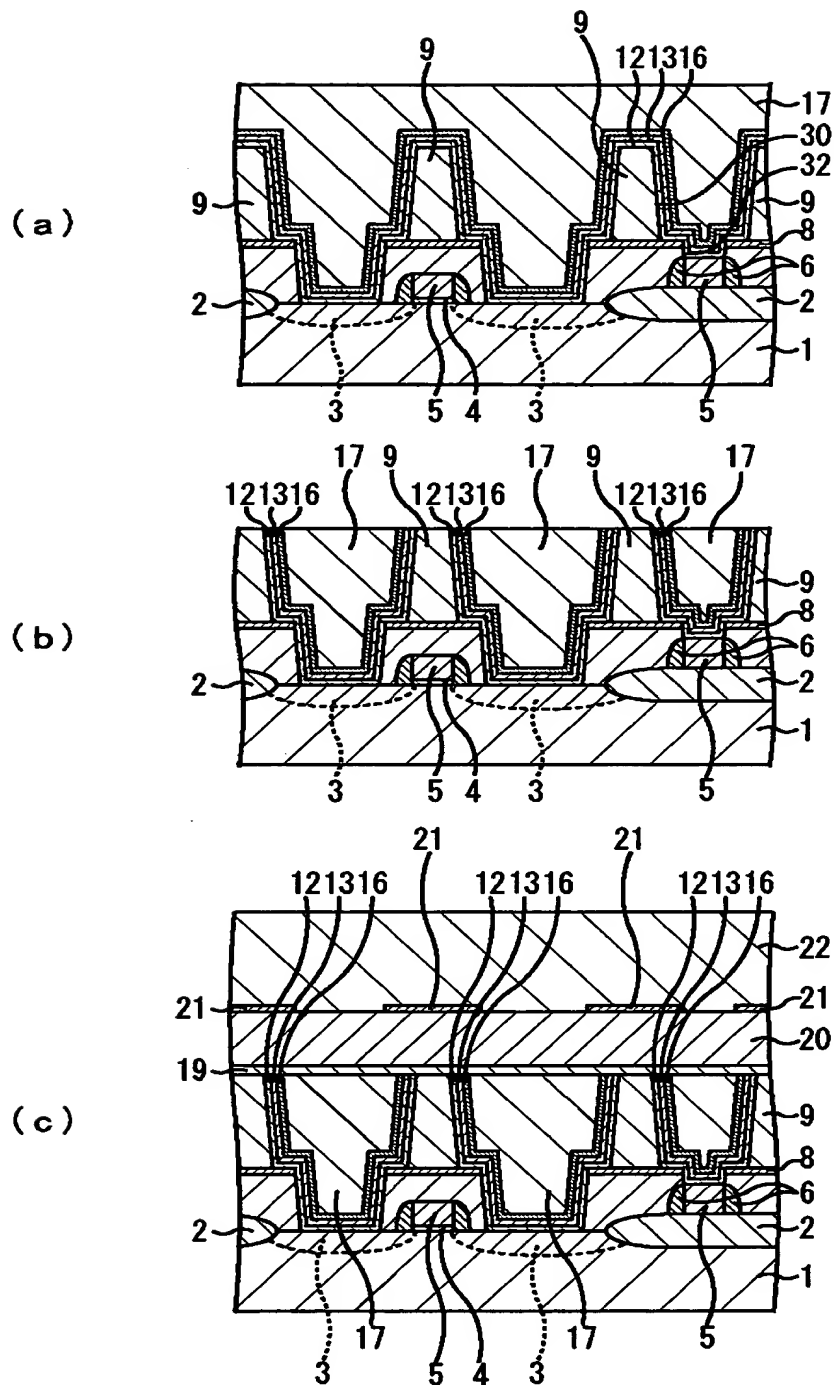


図3に続いて、本発明の第1の実施形態に係る
半導体装置の製造方法を工程順に示す概略断面図

【図 5】

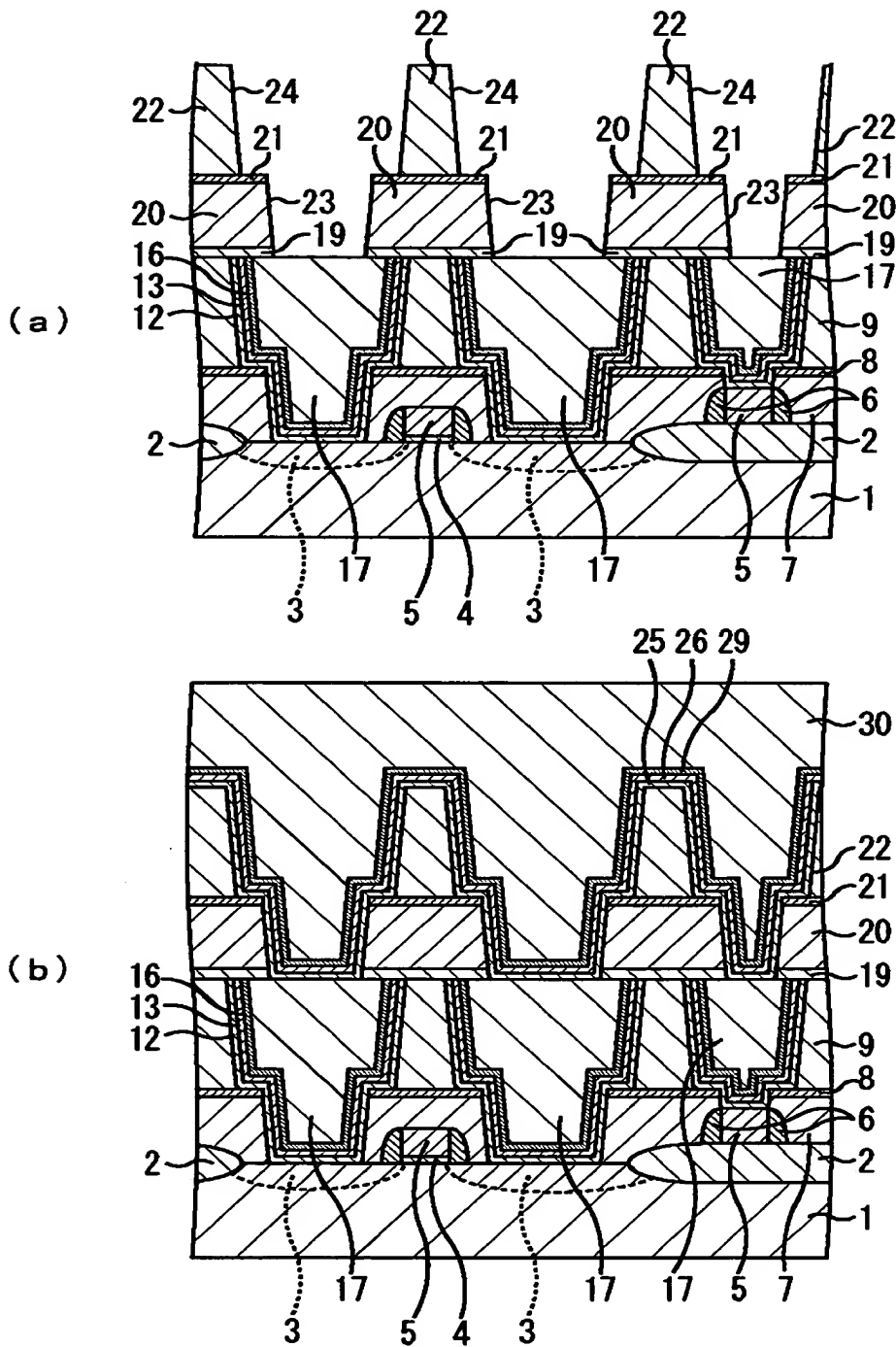
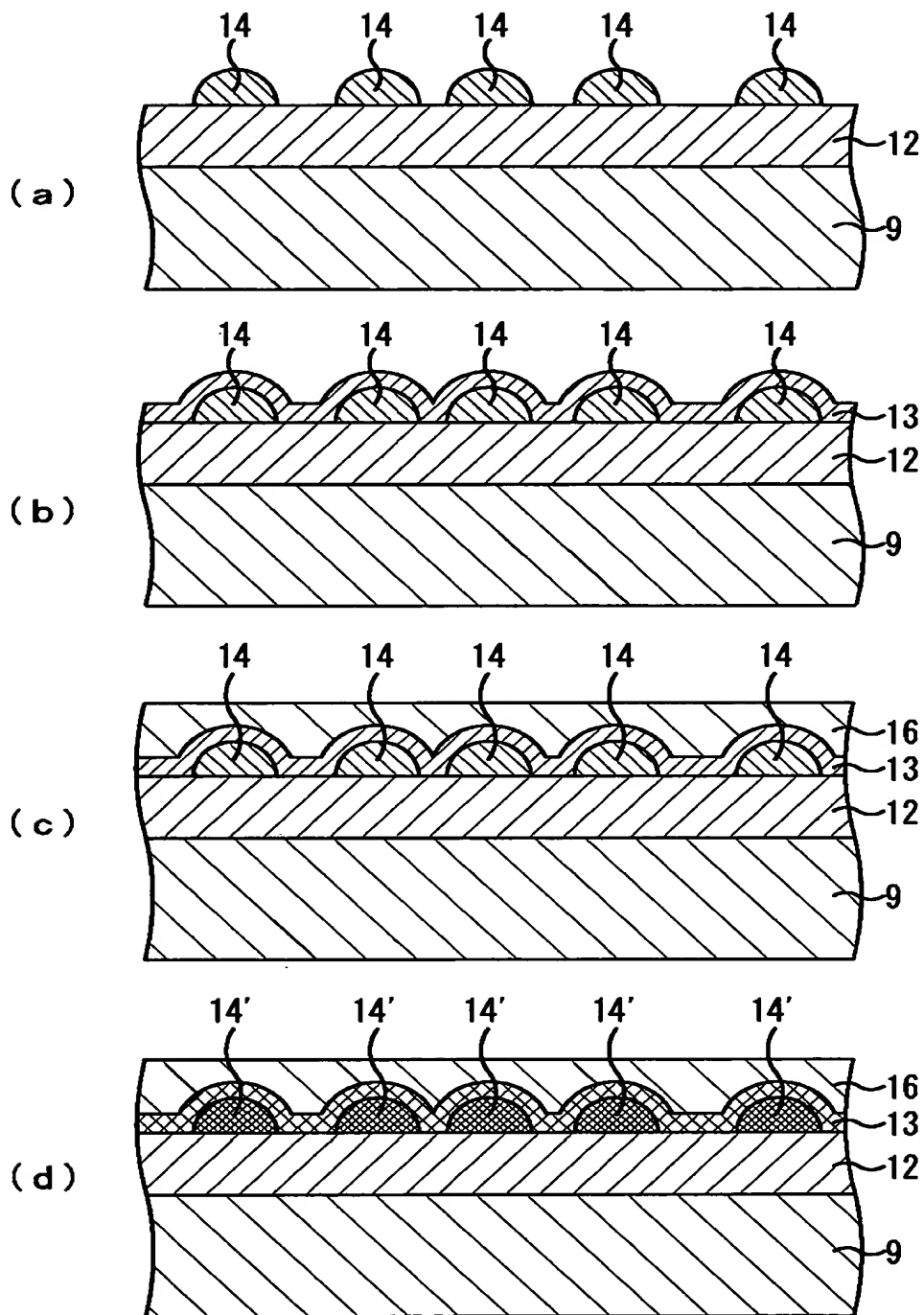


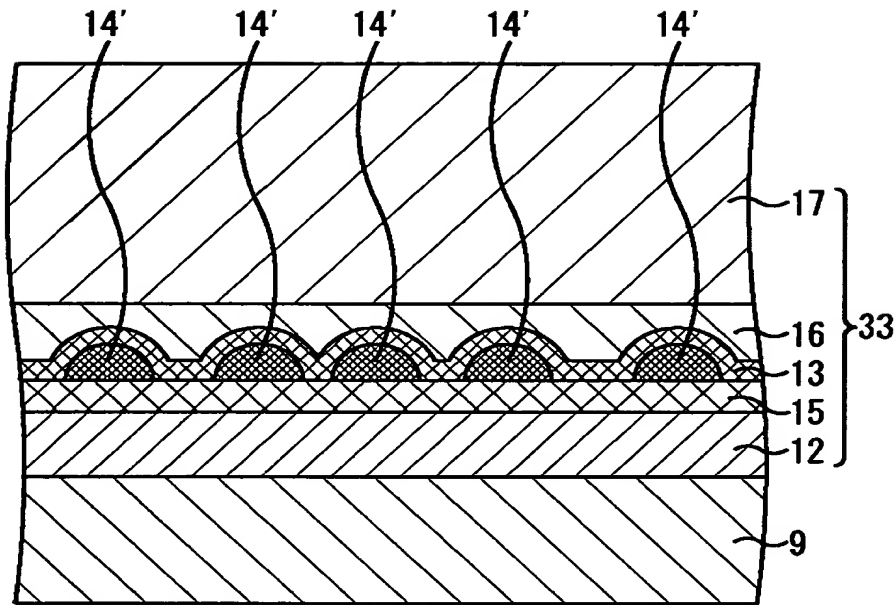
図4に続いて、本発明の第1の実施形態に係る
半導体装置の製造方法を工程順に示す概略断面図

【図6】



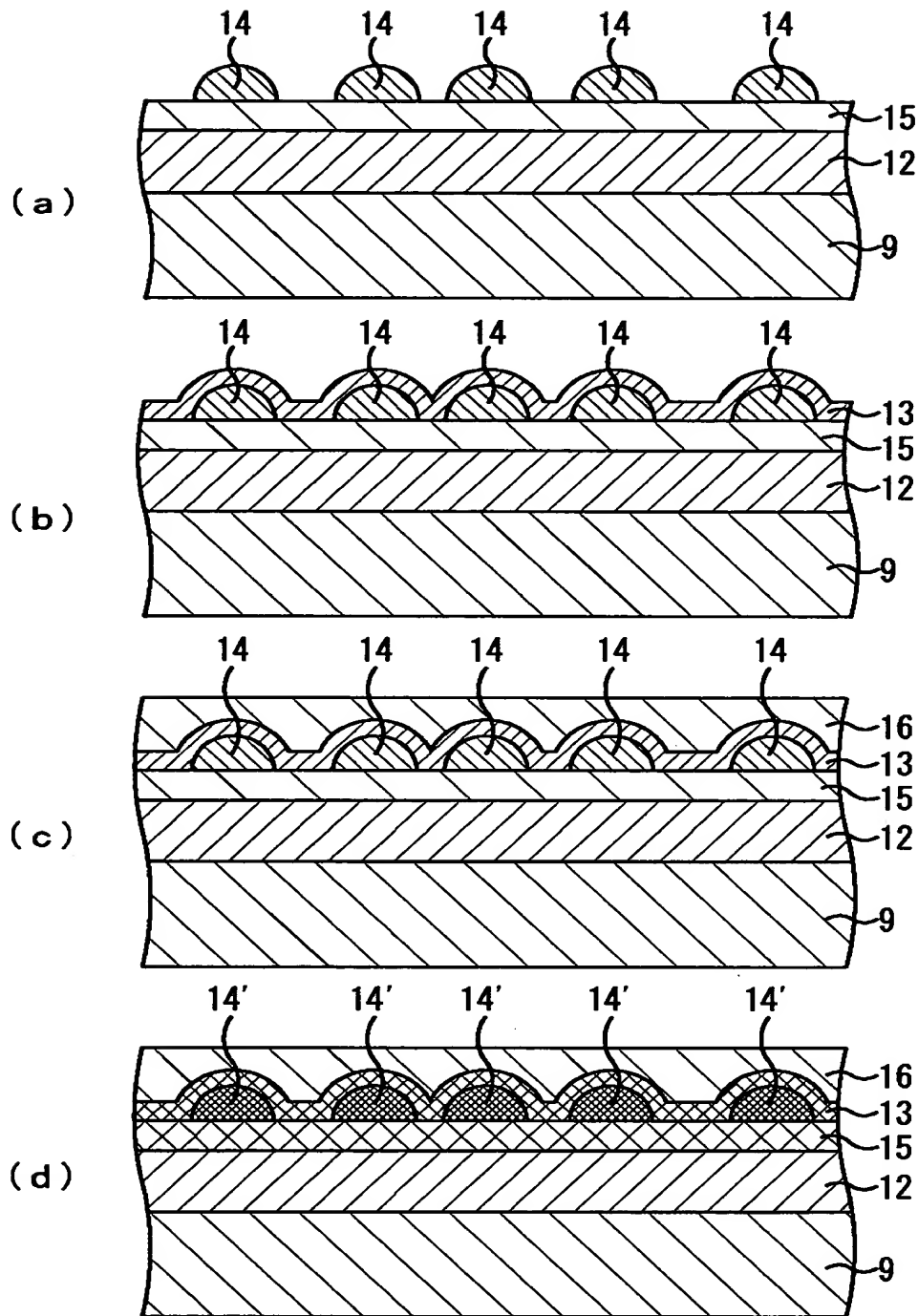
本発明の第1の実施形態に係る
半導体装置の配線膜の製造方法を工程順に示す概略断面図

【図 7】



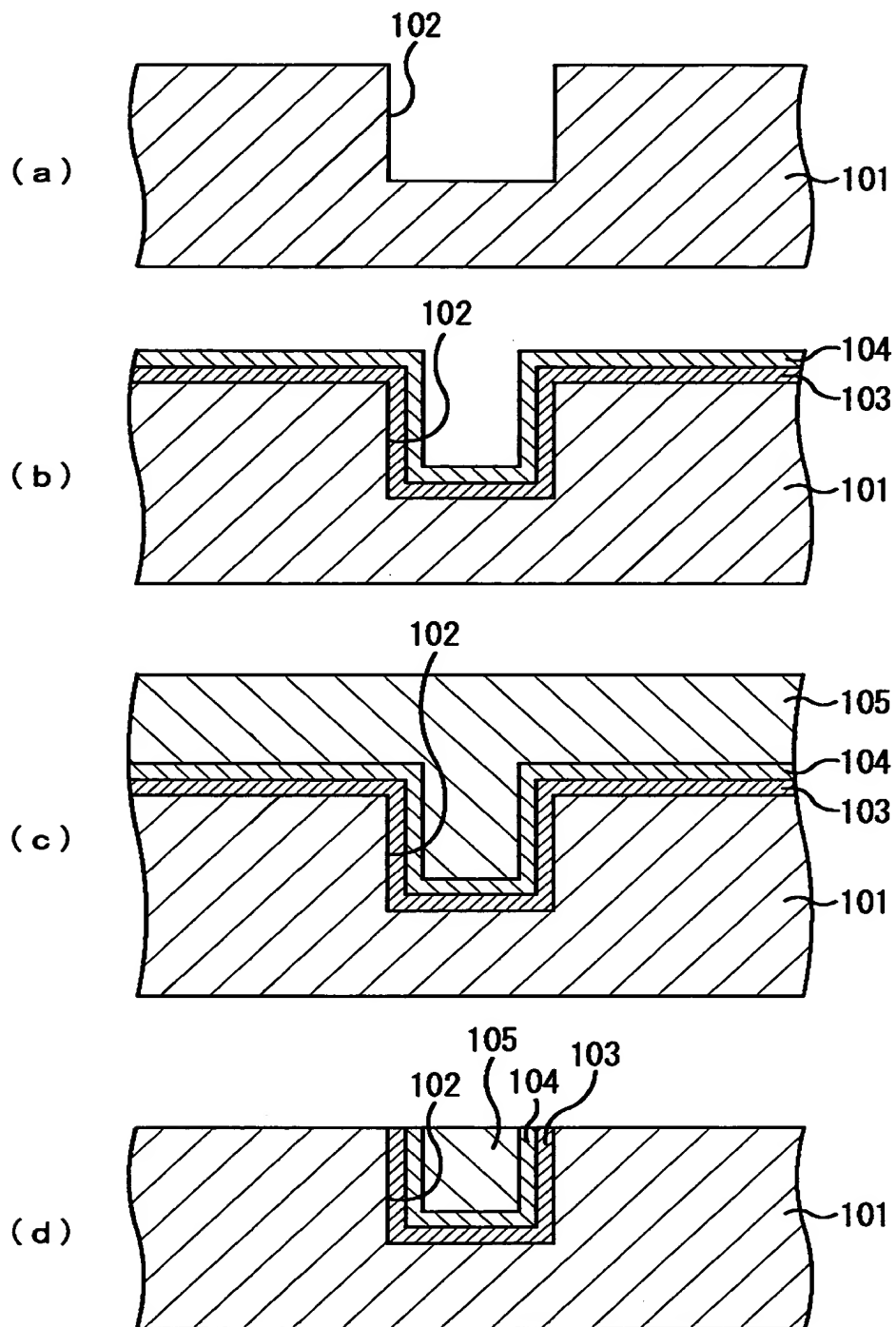
本発明の第2の実施形態に係る
半導体装置の配線膜の構成を詳細に示す概略断面図

【図 8】



本発明の第2の実施形態に係る
半導体装置の配線膜の製造方法を工程順に示す概略断面図

【図 9】



従来のダマシン法による銅配線の製造方法を工程順に示す概略断面図

【書類名】 要約書

【要約】

【課題】 ダマシン法による製造プロセスにおいて銅配線の剥がれを抑止するとともに、更なるEM耐性の向上を達成する。

【解決手段】 半導体基板 1 上の半導体素子と金属配線 1 8 とが電氣的に接続された半導体装置であって、金属配線 1 8 は、開口部 1 0, 1 1 の内壁面を覆うように形成されたバリア膜 1 2 と、バリア膜 1 2 上を覆うように形成されたジルコニウムを含む接着膜 1 3 と、バリア膜 1 2 及び接着膜 1 3 を介して開口部 1 0, 1 1 を埋め込む銅を主成分とする配線材 1 6, 1 7 とを有して構成され、バリア膜 1 2 と接着膜 1 3 との間に銅-ジルコニウム合金 1 4' からなる微細な島状構造 1 4' が散在している。銅-ジルコニウム合金膜 1 4' の凹凸形状がバリア膜 1 2 と接着膜 1 3 の界面で機械的にかみ合うため、バリア膜 1 2 と接着膜 1 3 の接合を強固に行うことが可能となる。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日 1 9 9 6 年 3 月 2 6 日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名 富士通株式会社